

PXIe-U864 产品规格书

V1.0

1. 产品描述

PXIe-U864 将高速数据转换器与 FPGA 相结合，适合需要实时信号处理和高性能模拟输入的应用。

PXIe-U864 将模拟 I/O 和一个用户可编程的 FPGA 结合到单个仪器中。该仪器直流耦合 3dB 带宽 DC~400MHz，交流耦合 3dB 带宽 10~750MHz。PXIe-U864 采样速率达 1 GS/s。

PXIe-U864 适用于需要宽带信号采集的应用，比如雷达原型验证、通信以及显微镜检查等。使用 Vivado 等 EDA 开发软件，可重构 Xilinx Kintex UltraScale FPGA 来开发自定义算法，实现实时信号处理。

2. 产品特点

- 16 位 ADC 采样分辨率。
- ADC 采样速率可达 1GS/s。
- 直流耦合或交流耦合。
- 4 路采集通道。
- PXIe 接口。

3. 产品接口

3.1. 产品外形

产品外形如图 1 所示。



图 1 产品外形图

3. 2. 信号连接器

产品前面板信号连接器如表 1 所示。

表 1 前面板信号连接器

信号	连接器	描述
DIO	Nano-Pitch I/O	预留功能
AI[0:3]	SMA	模拟信号输入
REF/CLK IN	SMA	外部参考时钟或采样时钟输入

4. 产品规格

4. 1. FPGA

表 2 FPGA

LUTs	331, 680
DSP48 slices (25 × 18 multiplier)	2, 760
Embedded Block RAM	38.0 Mb
Data Clock Domain	200MHz, 16 samples per cycle per channel (dual channel mode), 32 samples per cycle (single channel mode)
时基参考源	PXI Express 100 MHz (PXIe_CLK100)

Data transfers	DMA, programmed I/O, multi-gigabit transceivers
----------------	---

表 3 板载 DRAM

容量	4GB (2*2GB)
时钟速率	1064MHz
物理总线宽度	32bit
FPGA DRAM 时钟速率	300MHz
FPGA DRAM 总线宽度	256bit (per bank)
最大理论通信速率	19.2GB/s (9.6GB/s per bank)

4.2. 模拟输入

表 4 模拟输入特性

通道数	4, 单端, 同时采样
连接器类型	SMA
输入阻抗	50 Ω
耦合方式	交流耦合/直流耦合
采样时钟	
内部采样时钟	1GHz
外部采样时钟	1GHz
采样速率	
单通道模式	1GS/s
AD 转换器	ADS54J60
满量程输入范围	2V _{p-p} (10dBm) @10MHz (直流耦合)
	2V _{p-p} (10dBm) @10MHz (交流耦合)
-3dB 带宽	DC~400MHz (直流耦合)
	10MHz~750MHz (交流耦合)

表 5 双通道模式单音频谱

测试项	输入频率		
	10.1MHz	123MHz	199MHz
SNR (dBFS)	55.4	58.51	54.23
SINAD (dBFS)	41.15	54.96	53.32
SFDR (dBc)	-41.49	-57.69	-51.79

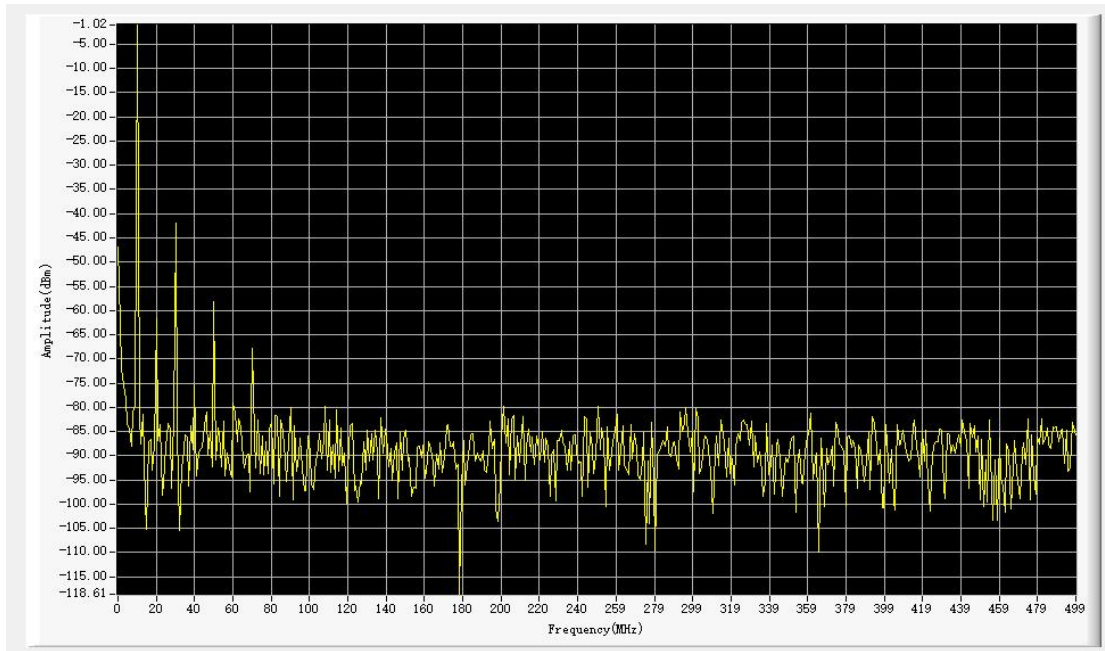


图 2 单音频谱（交流耦合，10.1MHz，-1dBFS）

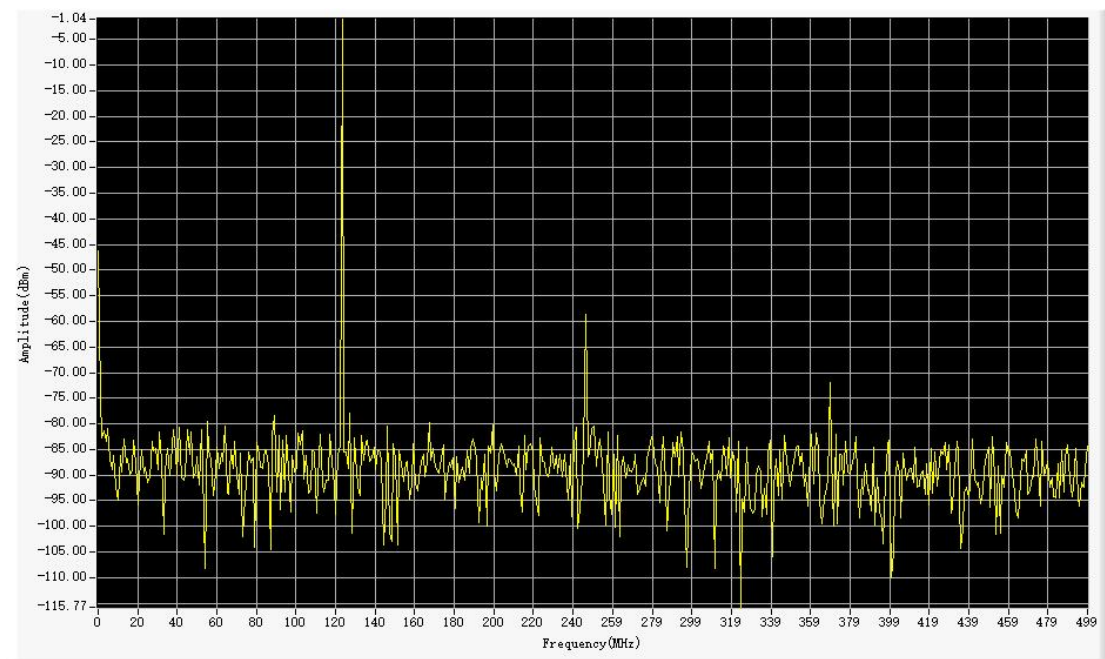


图 3 单音频谱（交流耦合，123MHz，-1dBFS）

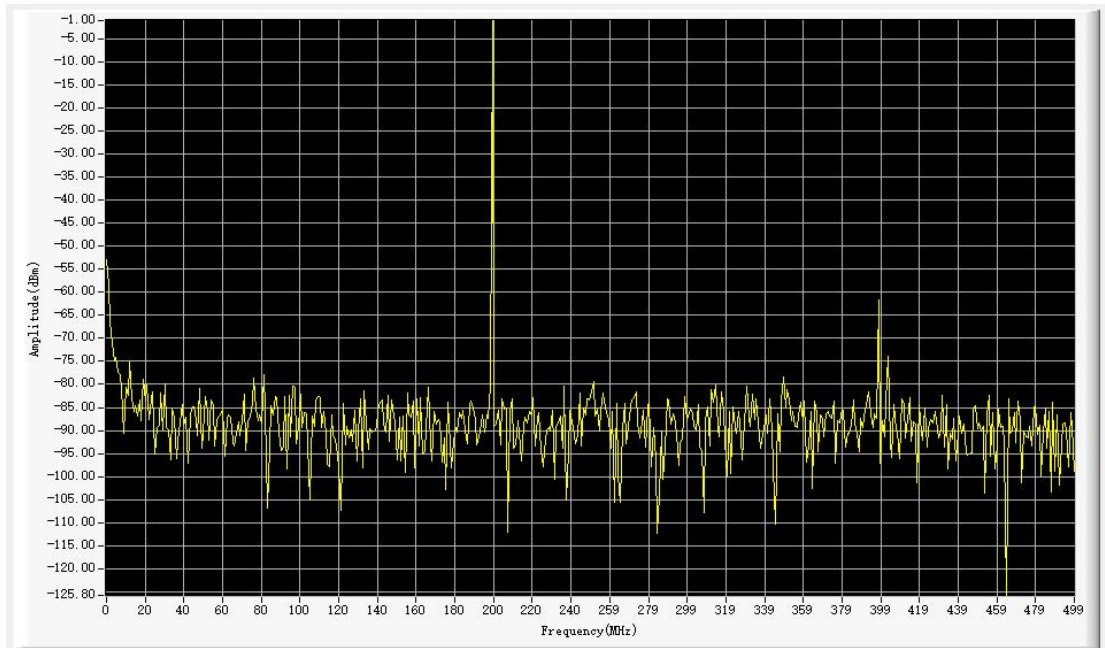


图 4 单音频谱（交流耦合，199MHz，-1dBFS）

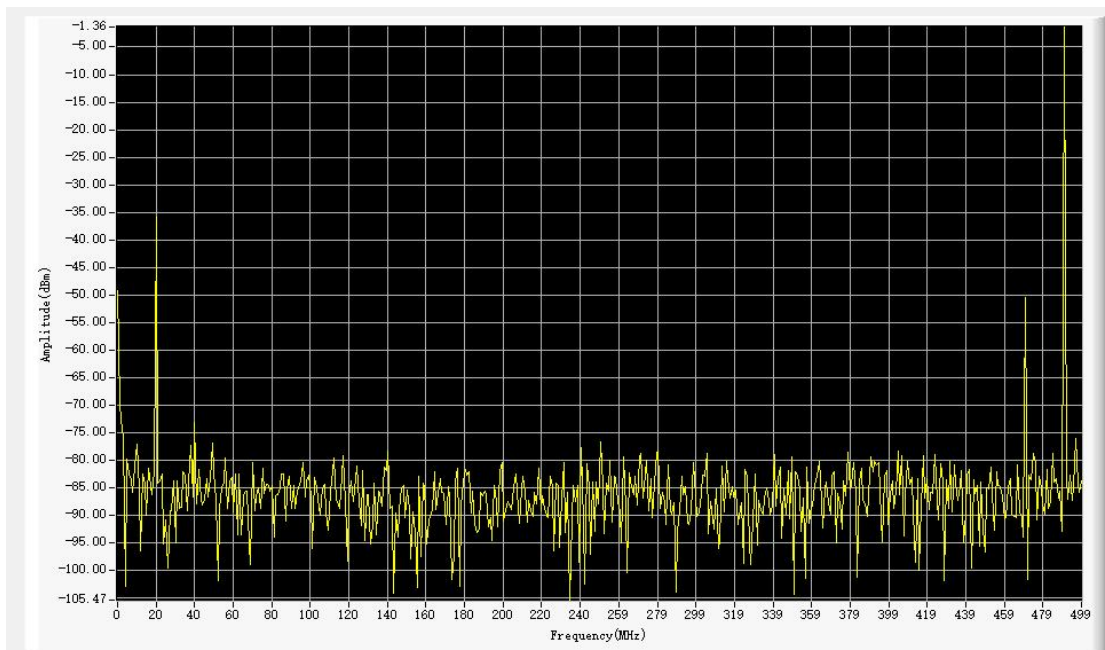


图 5 单音频谱（交流耦合，490MHz，-1dBFS）

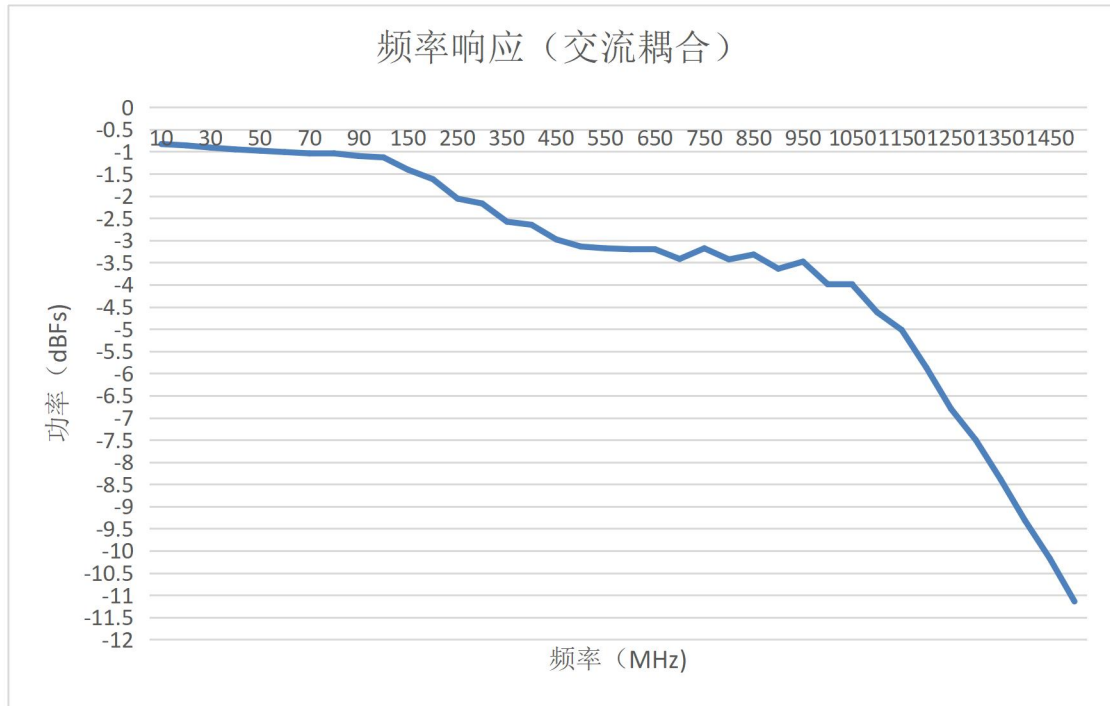


图 6 输入频率响应（以 10MHz 为基准）

表 6 单通道模式单音频谱（直流耦合）

测试项	输入频率		
	10MHz	123MHz	199MHz
SNR (dBFS)	62.71	64.4	64
SINAD (dBFS)	40.81	47.36	51.39
SFDR (dBc)	-41.8	-47.53	-51.63

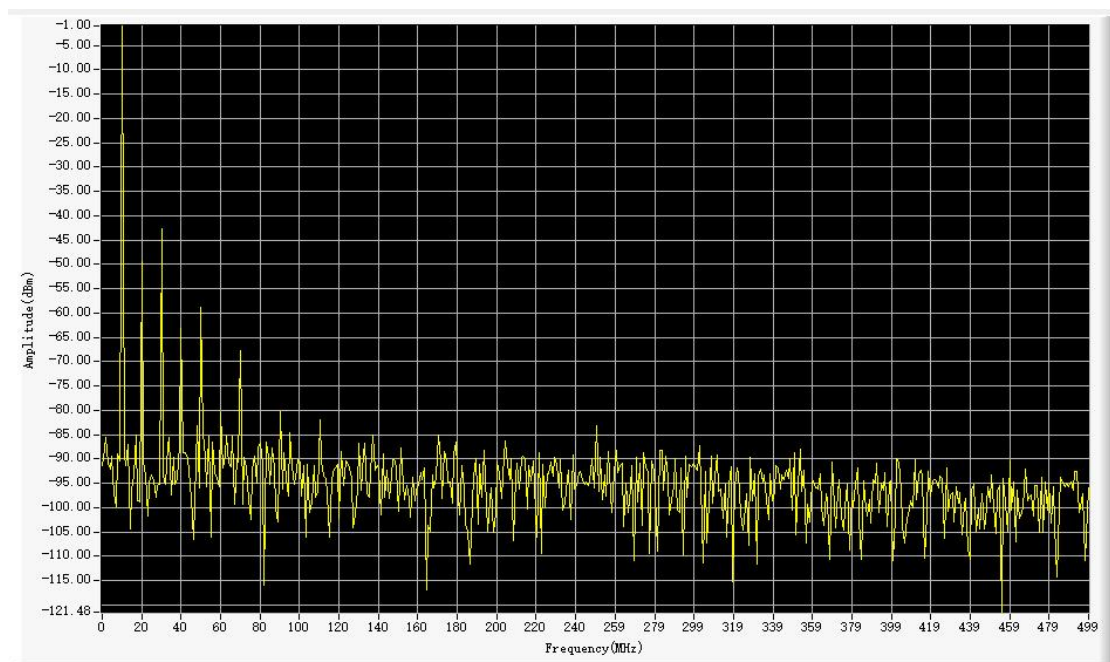


图 7 单音频谱（直流耦合，10MHz，-1dBFS）

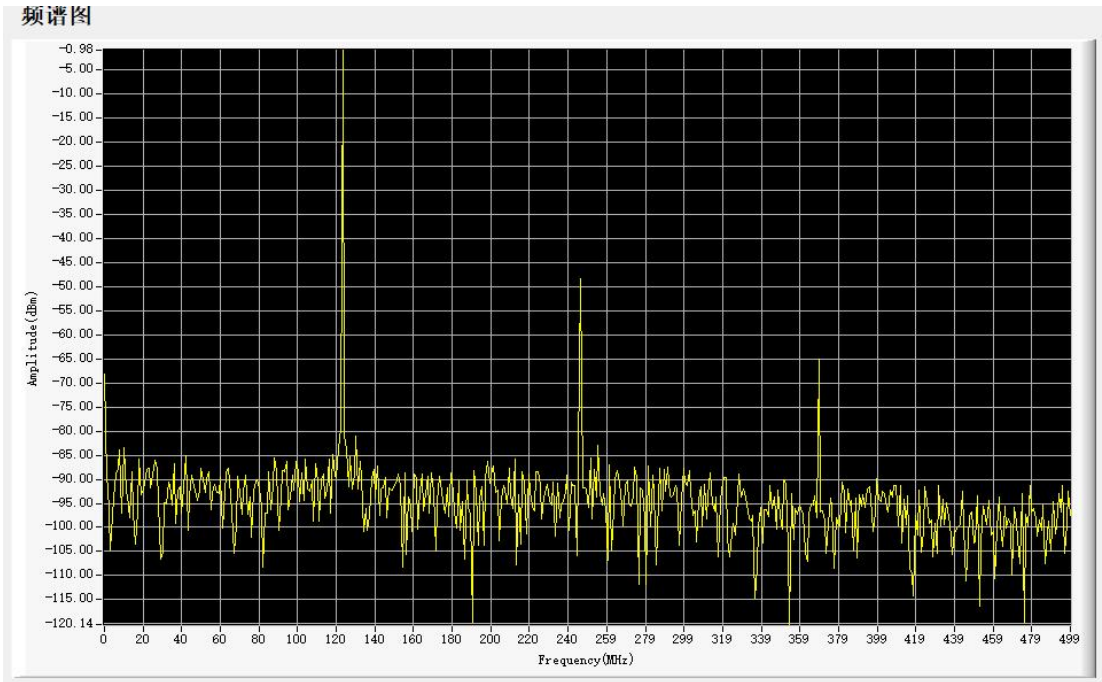


图 8 单音频谱（直流耦合，123MHz，-1dBFS）

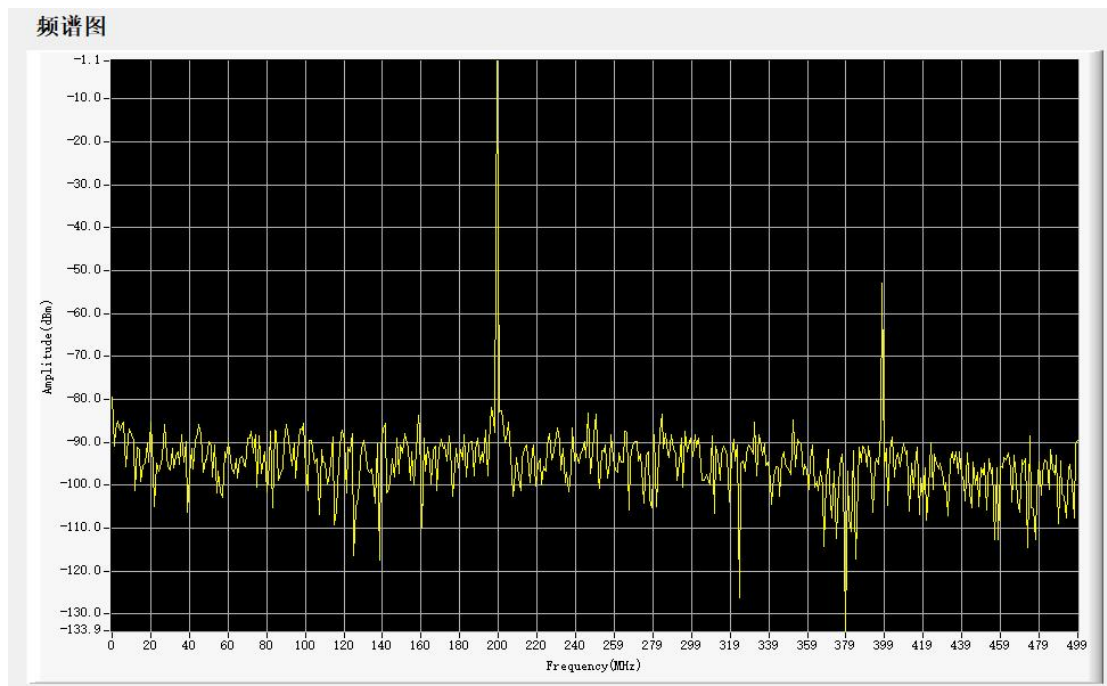


图 9 单音频谱（直流耦合，123MHz，-1dBFS）

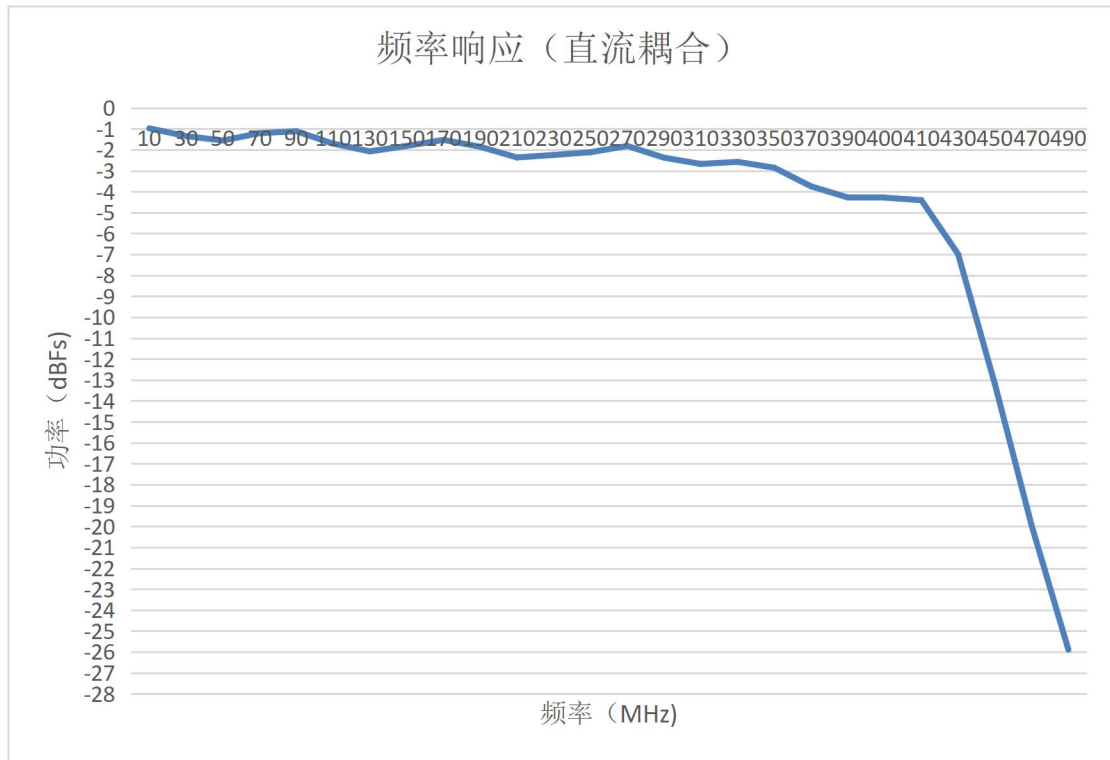


图 10 直流耦合频率响应（以 10MHz 为基准）

4. 3. 参考/采样时钟输入

表 7 参考/采样时钟接口输入特性

连接器类型	SMA
输入阻抗	50 Ω
耦合方式	交流耦合
输入电压范围	0.35V~3.5V (p-p)
占空比	45%~55%

表 8 时钟配置选项

时钟配置	外部时钟频率	描述
内部 PXI_CLK10	10MHz	内部采样时钟锁定到背板提供的 PXI 10MHz 参考时钟
外部参考时钟 (CLK/REF IN)	10MHz	内部采样时钟锁定到前面板 CLK/REF IN 接口提供的外部参考时钟
外部采样时钟 (CLK/REF IN)	1.0GHz	外部采样时钟，通过前面板 CLK/REF IN 接口提供

4. 4. 总线接口

表 9 总线接口

外形	x8 PXIe
----	---------

4.5. 最大功耗

表 10 最大功耗

3.3V	3A
12V	4A
最大总功耗	58W
注：实际功耗根据应用情况而定。	

4.6. 产品使用条件

表 11 产品使用条件

使用环境（仅限室内使用）	
海拔高度	2000m
工作温度范围	0℃~55℃
工作相对湿度范围	10%~90%
贮存温度范围	-40℃~71℃
贮存相对湿度范围	5%~95%

版本记录

版本	修订前	修订后	修改时间
V1.0	新修订	-	20250330

注：如我公司有新版本产品规格书发布，请以新版本为准，恕不另行通知。